

第 1 章



目的に応じた成膜方式の選定



1. なぜプラズマCVDを使うのか

本書で述べられている薄膜は、ビニールフィルムのような自立した膜とは異なり、何らかの基材(一般に基板と呼ばれる)の上に「堆積」される。その理由としては、基板がなければ自分の形を維持できないほど薄いことも一つの理由であるが、基板表面にその薄膜を付けることにより、基板になかった機能を提供する、ということも重要な理由の一つである。このような薄膜は、表1-1に示すように、様々な用途に利用されており、本書の第6章にて各専門家によってその詳細な説明がなされている。

表1-1 薄膜応用分野の例

◆電子・電気・光電的機能
集積回路, 太陽電池, ICカード, LCD, PDP, CCD, FED, 発光ダイオード, e-Tag, …
◆磁氣的機能
光磁気ディスク, MRAM, GMR, SQUID, …
◆光学的機能
DVD, 反射防止膜, 光学フィルタ, クロミック, …
◆機械的機能
耐摩耗コーティング, MEMS, …
◆物理・化学的機能
親水性・はっ水性, 生体適合性, 触媒能力, ガスバリア性, 耐腐食性, 分子認識, …

これらの薄膜の成膜手法は多岐にわたっており、必ずしも本書の主題であるプラズマを用いた成膜手法が最適とは限らない場合もある。従って、ある薄膜の成膜をプラズマCVDによって行おうとするのであれば、本項のタイトルである「なぜプラズマCVDを使うのか」という理由がまず必要となる。具体的な成膜案件によってその理由は多種多様となると推測される。異論のある読者の方もおられるかもしれないが、筆者としては、以下のような理由が最大公約数になるのではないかと考えている。

- ・低温での成膜が可能だから
- ・段差被覆性に優れた成膜が可能だから
- ・機能性官能基の含有が可能だから

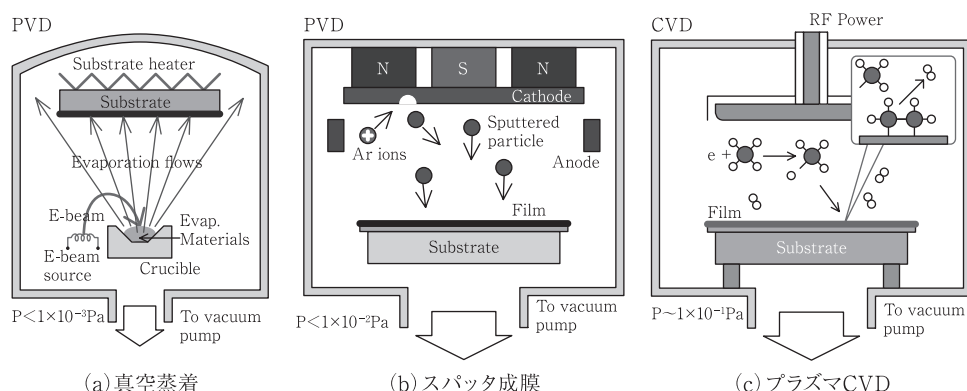


図1-1 代表的な気相堆積法

これらの気相堆積法は、物理(的)気相堆積法(Physical Vapor Deposition, PVD)と化学(的)気相堆積法(Chemical Vapor Deposition, CVD)に大別される。両者の違いはかなり曖昧であるが、化学反応が大きく関与するかどうかで区別されている。これは、「なぜプラズマCVDを使うのか」に大きく関係する重要な違いでもある。しかし、その違いを理解するためには、どちらにも共通の基本的な事項を理解しておく必要がある。そこで、本項以降では、まず両者に共通の成膜のメカニズムに関する基本的描像を説明し、次に選択の際の検討事項となる相違点について述べる。

4. PVDとCVDに共通の描像

気相堆積法では、気相に生成された活性な粒子(原子、分子、分子の解離生成物、これらを総称して「化学種」という)が表面に飛来して成膜が進行する。表面に飛来した化学種のうち、表面で反射されるものは成膜には寄与しない。安定な原子や分子などがこれに相当する。これに対し、付着可能なものが飛来した場合には、それらが降り積もって膜が形成されることになる。このように膜を形成する直接的な原料となる化学種のことを成膜前駆体と呼んでいる。成膜過程において「降り積もる」という日常的な言葉で表現した現象は、正確には、物理吸着、または、化学吸着という現象によって説明される。その詳細は第3章で述べる。

本項では、この吸着の素過程が膜構造に及ぼす影響について述べる。なお、簡単化のために、形成される膜の組成は一種類の原子で構成されるものとし、議論する膜の構造は結晶性に限定する。即ち、膜を構成する原子が規則正しく配列するかどうかだけに注目する。その他の膜構造に対する影響については、成膜方法に大きく依存するため、第3章で説明する。

第5章

成膜条件の最適化において考慮すべき条件



い。そこで、パウダー(粉)が発生しない、基板から膜が剥離しないなどの条件の探索から始めて、次の5つのステップを踏んで行われるのが一般的である。

- ①粉(パウダー)がない条件
- ②剥離しない条件
- ③均一な条件
- ④成膜速度の速い条件
- ⑤ほしい膜物性を実現する条件

これらの具体的な方法について以下に順番に説明する。

1. パウダーの発生制御

成膜中に基板へパウダー状の堆積物が付くと、デバイスグレードの薄膜は得られない。また、基板にはパウダーのない膜が付いていても、対向電極や壁にパウダー状の膜が付くような条件では成膜中にパウダーが基板に飛散してきて、それがマスクとなってピンホール、すなわち半導体膜が付かない小さい穴が発生する。薄膜デバイスではそこがリーク電流の原因となって電氣的性能が低下する。このようにパウダーの発生は2種類あり、気相中で発生するものと、壁や電極から剥離して飛散するものである。

1.1 気相中で生成されるパウダーの制御

まず、気相中で発生するパウダーについて考える。気相中で発生する粉は、プラズマ中で発生した活性種(イオンや中性ラジカル)が、原料ガスと連鎖的に反応して(クラスタリング反応)、高分子になったものである。これらの高分子はプラズマ中では浮動電位にあるため、負に帯電する。また、RF放電では電極、あるいはそこに置かれた基板の電位はプラズマ平均電位に比べて低い⁶⁾。そのため、負に帯電した高分子はプラズマ内に閉じ込められ、ますます巨大化してパウダーに成長する。プラズマ中に滞留したパウダーは、プラズマ中にレーザー光を照射するとMie散乱を起こし、レーザー経路が観察できるので、その散乱強度からパウダーの発生量や空間分布の定量的な評価も可能である。

気相中でのパウダーの発生は以下のような条件で起こりやすい。

①低ガス流量かつ高放電パワー

ガス流量が小さいと発生したパウダーが大きく成長する前にプラズマ空間から排出できない。また、放電パワーを大きくすると活性種の密度が増加し、衝突頻度が増してクラスタリング反応が促進される。

- ③壁や電極の温度の変動が大きい装置
- ④真性応力(後述)の高い膜の堆積

チャンバー内壁や電極などからの剥離により発生するパウダーの発生を抑制するために、次のような対策がとられている。

- (1) 内壁、電極の定期的なクリーニング
- (2) 内壁、電極の表面をサンドブラスト加工などして剥離しにくくする。ロードロック室を設け、成膜室を成膜毎に大気に晒さないことも有効
- (3) 基板を上部電極に下向きに取り付ける(デポアップ)、あるいは基板を取り付ける電極を垂直に配置し、剥離物が基板上に降ってくるのを回避

2. 剥離対策

基板から膜が剥離すると、膜の特性を評価できなくなる。膜の剥離は、膜の応力と基板との密着力に依存する。すなわち、応力が大きく、密着力が小さいほど、膜は剥離しやすくなる。

応力には、真性応力(intrinsic stress)と熱応力(thermal stress)がある。真性応力は半導体膜自身の物性の1つである。a-Siの場合、経験的に、物性の良い膜は真性応力が高く剥離しやすい傾向にある。熱応力は、半導体膜と基板の熱膨張係数の違いによるもので、成膜温度から室温に戻したときに剥離する原因になる。密着力は基板と半導体膜の組み合わせで決まり、基板の材料や表面状態に依存する。

剥離が起こるのは、成膜中、基板の温度を下げたとき、基板を大気に取り出したとき、大気に取り出してしばらくしたとき、基板に触れたときなどである。特に大気に取り出したとき、基板の端部や傷の付いたところから剥離が広がる場合が多い。Si系薄膜の場合には大気中の酸素と反応して酸化が起こることも関係している。

Si系薄膜の例では、剥離しやすい条件として、以下のような事柄が挙げられる。

- ①水素で高希釈した条件で成膜
- ②高い基板温度で成膜
- ③大きな放電パワーで成膜
- ④電極間距離が短い
- ⑤電子温度が高い条件で成膜
- ⑥膜成長表面へのイオン衝撃が大きい(③、④、⑤は結局イオン衝撃の増加につながる)
- ⑦堆積した薄膜の膜厚が厚い

第5節 スケールアップの留意点： 成膜装置の規模がDLC膜に与える影響

茨城大学 尾関 和秀

はじめに

DLCとはダイヤモンドライクカーボン(Diamond-Like-Carbon)の略称である。DLC膜はアモルファス炭素の中でも、特に sp^3 混成軌道結合した炭素を多く含んだ準安定な硬質炭素アモルファス膜のことをいい、硬度、潤滑性、耐摩耗性、ガスバリア性、耐食性、汚防性に優れることから、様々な工業製品に応用されている^{1,2)}。DLC膜は前述した sp^3 結合炭素に加え、 sp^2 結合炭素、水素、未末端炭素から構成されており、成膜方法やその条件により物性(硬度、潤滑性、耐摩耗性等)が大きく変化する(図1)^{3,4)}。また、成膜方法も多岐にわたり、プラズマCVD法、スパッタリング法、イオン化蒸着法、アーキイオンプレーティング法、プラズマイオン注入(PBII)法等がある¹⁾。成膜する方式や実験条件によって膜組成が大きく異なるため、物性制御は難しく、産業応用においても課題となっていることから、DLC膜をいくつかのタイプに分ける標準化も進められている⁵⁾。DLC膜を構成する要素の中でも特に水素量の調整は重要であり、膜の特性に大きく影響を与えるが、水素含有量を分析する手法は限られており、予測も困難である⁶⁾。更に近年では膜内に存在する欠陥が物性に影響することも報告されており、これらの評価も重要となっている⁷⁾。このような状況下、DLC膜の優れた特性を活かすため、個々の企業の努力によって独自に成膜ノウハウが蓄積されている。

産業応用では、通常、実験的に小型装置で所望する物性のDLC膜を試作し、これを大型装置で展開することが一般的である。しかし、装置を大型化するほど、小型装置の実験で蓄積し

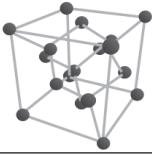
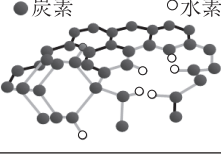
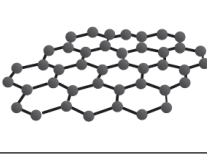
ダイヤモンド	DLC膜	グラファイト
		
ダイヤモンド構造 (sp^3) 構成元素:C	アモルファス構造 (sp^2, sp^3 含) 構成元素:C, H	グラファイト構造 (sp^2) 構成元素:C

図1 DLC膜とその他の炭素材料

第8節 OLED用封止膜の低温多層化・柔軟性改善に寄与する CVD/ALD 複合装置の開発

(株)日本製鋼所 寅丸 雅光

はじめに

フラットパネルディスプレイ (Flat Panel Display : FPD) 分野において、近年、酸化物半導体 (Indium-Gallium-Zinc-Oxide : IGZO) を薄膜トランジスタ (Thin Film Transistor : TFT) のチャネル材料に用いた IGZO-TFT 技術¹⁻³⁾や、有機発光ダイオード (Organic Light Emitting Diode : OLED) を用いた有機 EL ディスプレイの研究開発が FPD メーカー各社で盛んに行われており、その市場は今後も拡大していくと予想されている⁴⁾。しかしながら、有機 EL ディスプレイは、使用環境において、 $10^{-5} \sim 10^{-6}$ g/m²/day オーダーの非常に高いバリア性が必要であるといわれているが^{5,6)}、現状技術では封止膜の性能が不十分であり、その開発に苦慮している。

封止膜に用いられる膜として、プラズマ CVD で形成される窒化シリコン (Silicon Nitride : SiN_x) 膜が挙げられる。しかし、CVD で形成される膜には、ピンホールやクラックなどによる欠陥が存在するため、単膜での封止は再現性に乏しいとされている^{7,8)}。

一方、OLED 封止膜として原子層堆積 (Atomic Layer Deposition : ALD) 法による酸化アルミニウム (Aluminum Oxide : Al₂O₃) 薄膜が近年注目を集めている^{9,10)}。ALD 法は、プロセスの低温化、正確な膜厚制御性、高い膜厚均一性などの優れた特徴を有した薄膜堆積法であり、FPD 分野において今後の適応が期待される有望な技術である。

当社では、CVD による SiN_x 膜と ALD による Al₂O₃ 膜を積層することで、水蒸気バリア性に優れた封止膜の成膜に成功した。さらにバリア性を維持しつつ、従来の有機/無機が多層化膜よりも薄膜化することにも成功しており、フレキシブル化を見込んだ折り曲げ性能の向上にも取り組んでいる。

CVD/ALD 複合装置による多層膜を OLED 用の封止膜に適用すべく、成膜条件・膜構造の最適化を行い、封止特性の評価と薄膜化による折り曲げ特性の向上について報告する。

1. CVD/ALD 複合装置

1.1 複合装置の概要

図1に、今回使用した CVD/ALD 複合装置を示す。CVD/ALD 装置は中央に基板搬送室を

備え、ロード/アンロードロック室×1、CVDプロセス室×2、ALDプロセス室×1、予備加熱室×1が接続されており、G2ガラスサイズ(370×470 mm)が処理可能である。すべてのチャンバーは真真空に保たれており、大気に暴露することなく、CVD、ALDのプロセスを *in situ* で実施できる。

ロード/アンロードロック室にはG2ガラスサイズ用のグローブボックスが接続されている。これにより、OLED基板を大気にさらすことなく、通い箱からロードロック室へ搬入することができ、成膜後の基板も大気にさらすことなく通い箱に戻すことができる。

ALDのプロセス室は基板搬送室と反対側にマスクモジュールを備えており、顧客が希望するマスクを載せて成膜可能である。

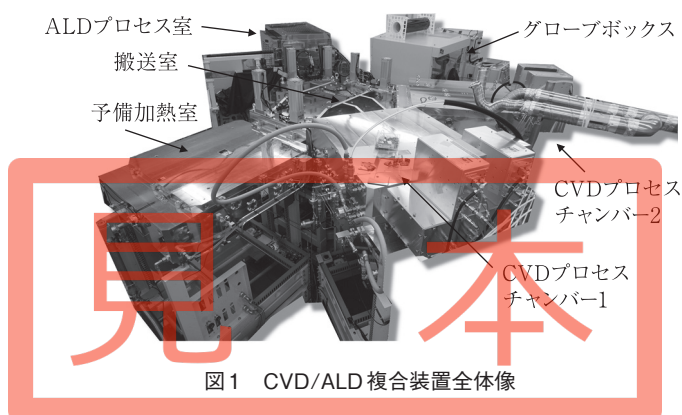


図1 CVD/ALD 複合装置全体像

1.2 ICP-CVD装置

表1にCVD装置の仕様を示す。

試験に使用したプラズマCVD装置は、高密度・低ダメージを特徴とする誘導結合型プラズマ(Inductive Coupled Plasma:ICP)により原料ガスをプラズマ化させて成膜を行っている。CVD装置成膜室内に設置されたICPプラズマ源4本に高周波電源2系統から、それぞれプラズマ源2本ずつに給電しプラズマを生成させている。プラズマ源は成膜室内に設置されているが石英で覆われており、プラズマには触れない。ステージは可動式であり、アンテナーステージ間の距離を変えることで膜へのダメージを調整することも可能である。

表1 CVD装置の仕様

項目	仕様
方式	CVD (ICP)
膜種	SiN _x
基板寸法	370 mm×470 mm
高周波周波数	13.56 MHz
最大高周波出力	6 kW
最高ステージ温度	400℃
使用ガス	SiH ₄ , NH ₃

SiN_x膜の成膜にはモノシランガス(SiH₄)とアンモニアガス(NH₃)を使用している。ステージは400℃まで昇温可能であるが、OLED用プロセスとして樹脂フィルム基板上に成膜するため、基板温度は80℃以下である。

このICP-CVD装置のG2ガラス基板(370×470 mm)上で膜均一性は、膜厚分布は±5.0%、屈折率分布は±0.3%である。

1.3 ALD装置

表2にALD装置の仕様を示す。当社のALD装置はプラズマアシスト型のALD装置(PEALD)である。

ALD法は、フィンランドのT. Suntolaにより発明されたもので、薄膜を原子層単位で形成する技術である¹¹⁾。図2にALD法の成膜メカニズムを示す。2種類の反応物を原料として膜を成膜する場合には、①形成しようとする薄膜の構成元素を含有する第一反応物を基板へ供給し、化学吸着させ、②過剰な第一反応物及び副生成物を排気し、③第二反応物を供給し、基板に吸着した第一反応物と反応させた後、④過剰な第二反応物及び副生成物を排気する。以上の一連の動作を1サイクルとし、サイクル数を制御することで所望の膜厚を得る。Al₂O₃膜の成膜においては、TMA(trimethylaluminum)が第一反応物、O₂が第二反応物である。反応過程において、表面反応の自己停止機構が作用するため、膜厚均一性、膜厚制御性、段差被覆性に優れた膜を成膜することが可能である。

ALDプロセスは、反応の活性化手段の面から、熱ALD法とPEALD法の二つに大別することができる。熱ALD法は、装置の簡略化、低コスト化などが可能であるが、使用する反応ガスによってはその反応活性に乏しく、成膜速度が遅いことや緻密な膜ができにくいなどの問題

表2 ALD装置の仕様

項目	仕様
方式	PEALD (CCP)
膜種	Al ₂ O ₃
基板寸法	370 mm×470 mm
高周波周波数	13.56 MHz
最大高周波出力	2 kW
最高ステージ温度	120℃
使用ガス	TMA, O ₂ , N ₂

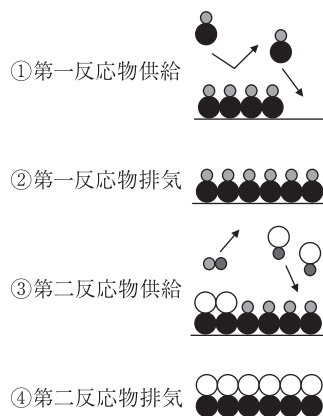


図2 ALDの成膜メカニズム